

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-044941

(43)Date of publication of application : 08.02.2002

(51)Int.Cl.

H02M 3/155

(21)Application number : 2000-227730

(71)Applicant : FDK CORP

(22)Date of filing : 27.07.2000

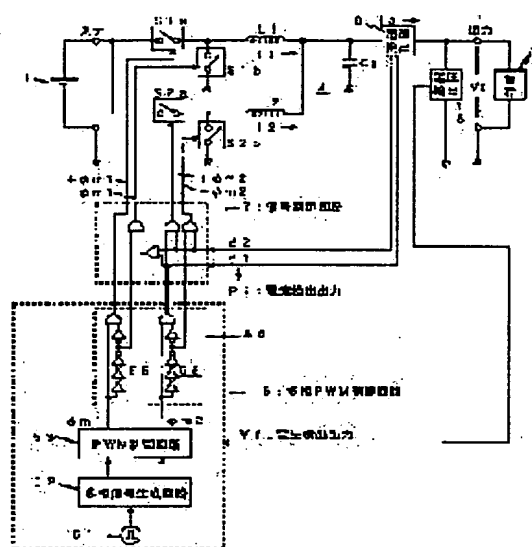
(72)Inventor : SHIBATA TOSHIO
SUZUKI KATSUMI

(54) DC-DC CONVERTER

(57)Abstract:

PROBLEM TO BE SOLVED: To obtain a conversion output of excellent quality and high efficiency having few ripples, in a wide dynamic range from a small to a large current in a DC-DC converter of a switching-control system.

SOLUTION: By switching on/off a plurality of switching circuits S1a, S1b, S2a and S2b with the same cycle and in a different phase with each other, switching frequency at a large-current output is increased effectively, while the number of switching circuits operating at a small-current output is decreased.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

タトキン

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2002-44941

(P2002-44941A)

(43)公開日 平成14年2月8日(2002.2.8)

(51)Int.Cl.

H 0 2 M 3/155

識別記号

F I

H 0 2 M 3/155

ターム(参考)

S 5 H 7 3 0

W

審査請求 未請求 請求項の数 8 O L (全 8 頁)

(21)出願番号 特願2000-227730(P2000-227730)

(22)出願日 平成12年7月27日(2000.7.27)

(71)出願人 000237721

エフ・ディー・ケイ株式会社

東京都港区新橋5丁目36番11号

(72)発明者 柴田 敏夫

東京都港区新橋5丁目36番11号 富士電気

化学株式会社内

(72)発明者 鈴木 勝実

東京都港区新橋5丁目36番11号 富士電気

化学株式会社内

(74)代理人 100071283

弁理士 一色 健輔 (外3名)

Fターム(参考) 5H730 AA16 AS01 AS23 BB13 BB57

BB82 BB88 BB89 BB98 DD26

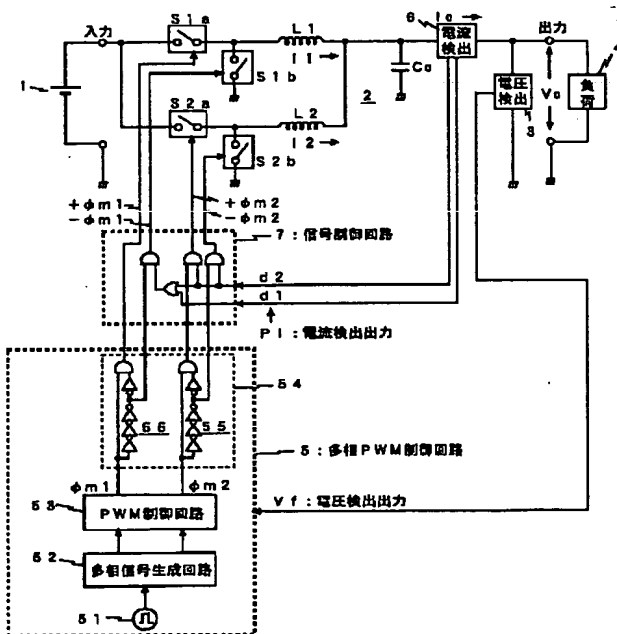
FD01 FD31 FG05 FG16 FG22

(54)【発明の名称】 DC-DCコンバータ

(57)【要約】

【課題】 スイッチング制御方式のDC-DCコンバータにおいて、低電流から大電流までの広いダイナミックレンジにて、リップルの少ない良質の変換出力を高効率に得る。

【解決手段】 複数のスイッチング回路S1a、S1b、S2a、S2bを互いに同一周期かつ異なる位相でオン/オフ動作させることにより、大電流出力時のスイッチング周波数を実効的に高める一方、低電流出力時に動作させるスイッチング回路を減数させる。



【特許請求の範囲】

【請求項1】 共通の入力電源から供給される入力電流をそれぞれにオン／オフ制御する複数のスイッチング回路と、各スイッチング回路にてそれぞれにオン／オフ制御された電流を合成および平滑して負荷へ供給する平滑回路と、上記複数のスイッチング回路を互いに同一周期かつ異なる位相でオン／オフ動作させるとともに上記平滑回路の出力電圧が所定の目標値となるように各スイッチング回路のオン時間幅をフィードバック制御する多相PWM制御回路を有するスイッチング制御方式のDC-DCコンバータにおいて、入力電流のオン／オフ通電路を形成するスイッチング回路を低電流出力時に減数させる動作制御手段を備えたことを特徴とするDC-DCコンバータ。

【請求項2】 請求項1に記載のDC-DCコンバータにおいて、前記動作制御手段は、前記平滑回路から負荷へ供給される出力電流を検出する電流検出手段と、前記多相PWM制御回路から前記複数のスイッチング回路に与えられるPWM信号を上記電流検出手段の検出出力に基づいて制御する信号制御回路とによって構成されていることを特徴とする。

【請求項3】 請求項1または2に記載のDC-DCコンバータにおいて、前記平滑回路は、前記複数のスイッチング回路の各出力側にそれぞれ直列に接続された複数のインダクタンス素子と、この複数のインダクタンス素子の各通過電流を集めて充電する共通の容量素子とによって構成されていることを特徴とする。

【請求項4】 請求項1から3のいずれかに記載のDC-DCコンバータにおいて、前記複数のスイッチング回路の各出力側にはそれぞれ、前記インダクタンス素子への通電が遮断されたときに生じる慣性誘導電流を循環再生させるフライホイール回路が設けられていることを特徴とする。

【請求項5】 請求項4に記載のDC-DCコンバータにおいて、前記フライホイール回路は、入力電流のオン／オフ通電路を形成するスイッチング回路と相補的にオン／オフ動作させられるスイッチング回路によって形成されていることを特徴とする。

【請求項6】 請求項5に記載のDC-DCコンバータにおいて、入力電流のオン／オフ通電路を形成するスイッチング回路のオン期間と、フライホイール回路を形成するスイッチング回路のオン期間との間に、所定のオフセット期間を介在させるタイミング調整手段を備えたことを特徴とする。

【請求項7】 請求項5または6に記載のDC-DCコンバータにおいて、前記動作制御手段はフライホイール回路を形成するスイッチング回路を低電流出力時に常時オフの非動作状態に設定することを特徴とする。

【請求項8】 請求項1から7のいずれかに記載のDC-DCコンバータにおいて、前記スイッチング回路はM

OSトランジスタを用いて構成されていることを特徴とする。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明はスイッチング制御方式のDC-DCコンバータに関し、たとえば低電圧大電流の直流電源を得るために使用される降圧用DC-DCコンバータに適用して有効な技術である。

【0002】

【従来の技術】 たとえば最近のマイクロプロセッサは、消費電力を増大させずに動作の高速化をはかるために、低電圧大電流で動作するものが多くなってきた。こういった低電圧大電流の動作電源をリチウム電池などの比較的高圧の電源から供給する場面では、スイッチング制御方式のDC-DCコンバータが適している。

【0003】 このDC-DCコンバータは、入力電流をスイッチング回路でオン／オフ制御しながら平滑回路に入力させるとともに、その平滑回路の出力電圧が所定の目標電圧となるように上記スイッチング回路のオン時間幅（あるいはデューティ比）をフィードバック制御する。

【0004】 このDC-DCコンバータでは、電圧の変換効率が良いこと、出力に含まれるリップル成分が少ないことが要求される。リップルについては、出力電流が大きくなるにしたがって大きくなる傾向がある。大電流出力時にもリップルの少ない良質な変換出力を得るためには、スイッチング周波数を高くするのが有効である。しかし、そのスイッチング周期数を高くすると、スイッチング動作に伴う電力損失の割合が増えて変換効率が低下する、という背反が生じる。

【0005】 スwitchング回路を構成するMOSトランジスタなどのスイッチング素子における駆動損失およびスイッチング損失は、オン／オフが切り替わる過渡期に集中的に生じる。スイッチング周波数を高くすると、その過渡期の時間割合が増大して変換効率が低下する。

【0006】 そこで、上記スイッチング回路を複数に分割して、各分割スイッチング回路を互いに異なる位相で多相動作させるとともに、各分割スイッチング回路のオン／オフ出力電流を多重合成することにより、個々のスイッチング回路でのスイッチング周波数は低くても、実質的に高い周波数でスイッチングを行ったのと同等のリップル抑制効果を得るようにした技術が提供されている（たとえば、特開昭53-83014号、特開昭58-136266号）。

【0007】 図5はスイッチング回路を複数に分割したDC-DCコンバータの構成例を示す。同図に示すDC-DCコンバータは非絶縁型の直流降圧装置をなすものであって、共通の入力電源1から供給される入力電流をそれぞれにオン／オフ制御する2つのスイッチング回路S1、S2と、各スイッチング回路S1、S2にてそれ

10

20

30

40

50

ぞれにオン／オフ制御された電流 i_1 、 i_2 を多重合成しながら平滑して負荷3へ供給する平滑回路2と、この平滑回路2の出力電圧 V_o を検出する電圧検出回路4と、この電圧検出回路4の検出出力 V_f に基づいて上記スイッチ回路S1、S2のオン／オフ動作を制御する多相PWM制御回路5とによって構成される。多相PWM制御回路4は、上記複数のスイッチング回路S1、S2を互いに同一周期かつ180度異なる位相でオン／オフ動作（多相動作）させるとともに、出力電圧 V_o が所定の目標値となるように各スイッチング回路S1、S2のオン時間幅（パルス通電幅）をフィードバック制御する。

【0008】この2回路分割スイッチング方式（2回路方式）によれば、各スイッチング回路S1、S2におけるスイッチング周波数の2倍の周波数でスイッチングを行ったのと同じリップル抑制効果を得ることができる。これにより、変換効率を低下させることなく、リップルの少ない良質な変換出力を効率良く得ることができる。なお、図5の構成例は本発明者らが検討した回路であって、従来公知の技術そのものではない。

【0009】

【発明が解決しようとする課題】しかしながら、前述した技術が有効なのは、大電流出力時だけであって、低電流出力時には、スイッチング回路を分割して多相動作させることによる変換効率の改善効果は得られず、むしろ、変換効率の低下を招くことが本発明者によってあきらかとされた。

【0010】すなわち、前述した2回路方式は、大電流出力時の変換効率向上およびリップル抑制には有効であるが、低電流出力時の変換効率に着目した場合には、それ以前の1回路スイッチング方式（1回路方式）よりも不利であることが判明した。共に同じリップル抑制効果を得るという前提の下で検討すると、2回路方式の場合、大電流出力時には、2つのスイッチング回路をそれぞれにオン／オフ動作させることによって生じる電力損失を、スイッチング周波数を高くすることによって生じる電力損失よりも小さくして変換効率を高めることができるが、低電流出力時にはその大小関係が逆転して、1回路方式よりも変換効率が低下してしまう。

【0011】この発明は、以上のような問題に鑑みてなされたもので、その目的は、低電流から大電流までの広いダイナミックレンジにて、リップルの少ない良質の変換出力を高効率に得ることができるDC-DCコンバータを提供することにある。

【0012】

【課題を解決するための手段】前述した課題を解決するための手段として、本発明では次のような手段を提供する。すなわち、本発明では、共通の入力電源から供給される入力電流をそれぞれにオン／オフ制御する複数のスイッチング回路と、各スイッチング回路にてそれぞれに

オン／オフ制御された電流を合成および平滑して負荷へ供給する平滑回路と、上記複数のスイッチング回路を互いに同一周期かつ異なる位相でオン／オフ動作させるとともに上記平滑回路の出力電圧が所定の目標値となるように各スイッチング回路のオン時間幅をフィードバック制御する多相PWM制御回路を有するスイッチング制御方式のDC-DCコンバータにおいて、入力電流のオン／オフ通電路を形成するスイッチング回路を低電流出力時に減数させる動作制御手段を備えたことを特徴とする。

【0013】上記手段によれば、大電流出力時には、複数のスイッチング回路をそれぞれにオン／オフ動作させることによって生じる電力損失を、スイッチング周波数を高くすることによって生じる電力損失よりも小さくして変換効率を高めることができるとともに、実質的に高い周波数でスイッチングを行ったのと同様のリップル抑制効果を得ることができる一方、小電流出力時（あるいは微電流出力時）には、上記電力損失の発生源を低減させることによって変換効率の低下を回避することができる。これにより、低電流から大電流までの広いダイナミックレンジにて、リップルの少ない良質の変換出力を高効率に得ることができる。

【0014】上記手段において、動作制御手段は、平滑回路から負荷へ供給される出力電流を検出する電流検出手段と、多相PWM制御回路から複数のスイッチング回路に与えられるPWM信号を上記電流検出手段の検出出力に基づいて制御する信号制御回路とによって構成することができる。

【0015】上記平滑回路は、複数のスイッチング回路の各出力側にそれぞれ直列に接続された複数のインダクタンス素子（チョークコイル）と、この複数のインダクタンス素子の各通過電流を集めて充電する共通の容量素子とによって構成することができる。この場合、複数のスイッチング回路の各出力側にそれぞれ、上記インダクタンス素子への通電が遮断されたときに生じる慣性誘導電流（フライホイール電流）を循環再生させるフライホイール回路を設けることで、電流の利用効率を高めることができる。

【0016】上記フライホイール回路は、入力電流のオン／オフ通電路を形成するスイッチング回路と相補的にオン／オフ動作させられるスイッチング回路によって形成することができる。この場合、入力電流のオン／オフ通電路を形成するスイッチング回路（通電スイッチング回路）のオン期間と、フライホイール回路を形成するスイッチング回路（短絡スイッチング回路）のオン期間との間に、所定のオフセット期間を介在させるタイミング調整手段を備えれば、通電と短絡の両スイッチング回路が同時オンすることによって流れる貫通電流を確実に防止することができる。

【0017】また、フライホイール回路を形成するスイ

ッチング回路を低電流出力時に常時オフの非動作状態に設定する制御手段を備えれば、平滑回路の容量素子に充電された電荷がそのスイッチング回路を介して放電されてしまう逆流現象を確実に阻止することができる。

【0018】上記スイッチング回路を構成するスイッチング素子としては、MOSトランジスタを使用することができる。

【0019】

【発明の実施の形態】以下、本発明の代表的な実施形態を添付図面を参照しながら説明する。図1は、この発明によるDC-DCコンバータの一実施形態を示す。同図に示すDC-DCコンバータは、2つのスイッチング回路S1a、S2a、平滑回路2、電圧検出回路3、多相PWM制御回路5、電流検出回路6、信号制御回路7などによって構成される。

【0020】スイッチング回路S1a、S2aは、リチウムイオン電池などの共通入力電源1から供給される入力電流をそれぞれにオン/オフ制御する。各スイッチング回路S1a、S2aにてそれぞれにオン/オフ制御された電流i1、i2は、平滑回路2に入力されて集められる。各スイッチング回路（通電スイッチング回路）S1a、S2aの出力側にはそれぞれ、フライホイール回路を形成するスイッチング回路（短絡スイッチング回路）S1b、S2bが接続されている。

【0021】平滑回路2は、2つの通電スイッチング回路S1a、S2aの各出力側にそれぞれ直列に接続されたインダクタンス素子L1、L2と、各インダクタンス素子L1、L2の通過電流(i1、i2)を集めて充電する共通の容量素子C_oによって構成され、スイッチング回路S1a、S2aでオン/オフ制御された電流i1、i2を多重合成しながら平滑して負荷4へ供給する。

【0022】多相PWM制御回路5は、基準周波数信号発生回路51、多相信号生成回路52、PWM制御回路53、相補信号生成回路54などによって構成され、上記2つのスイッチング回路S1a、S2aを互いに同一周期かつ180度異なる位相でオン/オフ動作させるとともに、電圧検出回路3の検出力V_fに基づいて、上記平滑回路2の出力電圧V_oが所定の目標値となるように各スイッチング回路S1a、S2aのオン時間幅をフィードバック制御する。

【0023】この場合、多相PWM制御回路5は、上記相補信号生成回路54により、上記通電スイッチング回路S1a、S2aを180度位相差でオン/オフ動作させる正相PWM信号+ $\phi m1$ 、+ $\phi m2$ と、上記短絡スイッチング回路S1b、S2bを上記通電スイッチング回路S1a、S2aに対して相補的にオン/オフ動作させる逆相PWM信号- $\phi m1$ 、- $\phi m2$ を出力する。その正相と逆相のPWM信号(+ $\phi m1$ と- $\phi m1$ 、+ $\phi m2$ と- $\phi m2$)にはそれぞれ、上記相補信号生成回

路54内のタイミング調整用遅延回路55により、両スイッチング回路(S1aとS1b、S2aとS2b)が共にオフとなる期間が生じるようなオフセット期間(d)が挿入される。

【0024】電流検出回路6と信号制御回路7は、入力電流のオン/オフ通電路を形成するスイッチング回路S1a、S2aを低電流出力時に減数させる動作制御手段を構成する。電流検出回路6は、平滑回路2から負荷4へ供給される出力電流I_oを検出する。その検出力P_iは、“1(ハイ)”または“0(ロウ)”の2値論理信号d1、d2の形で出力される。信号制御回路7は論理ゲートを用いて構成され、上記検出力P_i(d1、d2)に基づいて、多相PWM制御回路5から各スイッチング回路S1a、S2aとS1b、S2bに与えられるPWM信号の有効/無効を論理制御する。

【0025】図2は、出力電流I_oの大きさとスイッチング回路(S1a、S1b、S2a、S2b)の動作(オン/オフ)/非動作(常時オフ)の組み合わせ例を示す。

【0026】同図の(A)は、出力電流I_oを大電流域、中電流域、小電流域の3段階に分け、各段階ごとにスイッチング回路(S1a、S1b、S2a、S2b)の動作/非動作を可変設定するようにした例を示す。この場合、大電流出力時には、2組のスイッチング回路(S1aとS1b、S2aとS2b)をすべてオン/オフ動作させ、中電流出力時には1組(S1a、S1b)だけ動作させて、他(S2a、S2b)は常時オフ(常オフ)の非動作状態にする。また、小電流出力時には、フライホイール回路を形成する短絡スイッチング回路(S1b、S2b)は動作させず、オン/オフ通電路を形成する通電スイッチング回路を1つ(S1a)だけ動作させる。これにより、リップルが大きくなる大電流出力時だけ多相スイッチング動作を行って、大電流出力時に大きくなるリップルを効果的に抑制する。

【0027】同図の(B)は、出力電流I_oを大電流域、中電流域、小電流域、微電流域の4段階に分け、各段階毎にスイッチング回路(S1a、S1b、S2a、S2b)の動作/非動作(常オフ)を可変設定するようにした例を示す。この場合、大電流出力時には、2組のスイッチング回路(S1aとS1b、S2aとS2b)をすべて動作させ、中電流出力時には通電スイッチング回路(S1a、S2a)だけをオン/オフ動作させる。また、小電流出力時には通電と短絡の1組のスイッチ回路(S1a、S1b)だけ動作させて、他(S2a、S2b)は常時オフ(常オフ)の非動作状態にする。さらに、微電流出力時には、フライホイール回路を形成する短絡スイッチング回路(S1b、S2b)は動作させず、オン/オフ通電路を形成する通電スイッチング回路を1つ(S1a)だけ動作させる。これにより、各段階ごとに、リップルの少ない良質の変換出力を高効率に行

10

20

30

40

50

うことができる最適動作状態が自動的に設定される。

【0028】図3は、大電流出力時（A）と小電流出力時（B）の動作波形チャートを例示する。同図の（A）に示すように、大電流出力時（重負荷時）には、すべてのスイッチング回路（S1、S1b、S2a、S2b）を動作させることにより、リップルの少ない良好な変換出力波形を得ることができる。また、（B）に示すように、小電流出力時（軽負荷時）には、オン／オフ動作させるスイッチング回路の数を減らすことにより、そのスイッチング回路のオン／オフ動作に伴う電力損失を低減させて、高い変換効率を維持することができる。同図において、dはオフセット期間であって、その時間幅は、スイッチング回路S1aとS1b、S2aとS2bにそれぞれ貫通電流が流れるのを確実に防止できるようにあらかじめ設定されている。

【0029】図4は、本発明によるDC-DCコンバータの出力電流I_oに対する変換効率特性を従来の2回路方式のものに対比させながら示したグラフである。同図からもあきらかなように、本発明によるDC-DCコンバータでは、低電流から大電流までの広いダイナミックレンジにて、リップルの少ない良質の変換出力を高効率に得ることができる。

【0030】以上、本発明をその代表的な実施形態に基づいて説明したが、本発明は上述した以外にも種々の態様が可能である。たとえば、フライホイール回路はショック・バリア・ダイオードを使って形成してもよい。また、複数のインダクタンス素子L1、L2をそれぞれ、コアと二次巻線を共有するトランスの分割一次巻線に置き換えることにより、入出力絶縁型のDC-DCコンバータを構成することが可能になる。さらに、上述した実施形態は、2組のスイッチング回路を180度位相差でオン／オフ動作させる2相駆動方式であったが、本発明では、3相以上の多相駆動方式も可能である。

【0031】

【発明の効果】以上説明したように、本発明のDC-DCコンバータでは、複数のスイッチング回路を互いに同一周期かつ異なる位相でオン／オフ動作させることにより、大電流出力時のスイッチング周波数を実効的に高める一方、低電流出力時に動作させるスイッチング回路を減数させることにより、低電流から大電流までの広いダイ

ナミックレンジにて、リップルの少ない良質の変換出力を高効率に得ることができる。

【図面の簡単な説明】

【図1】この発明によるDC-DCコンバータの実施態様を示す回路図である。

【図2】出力電流とスイッチング回路の動作組み合わせ例を示す図である。

【図3】この発明によるDC-DCコンバータの動作例を示す波形チャートである。

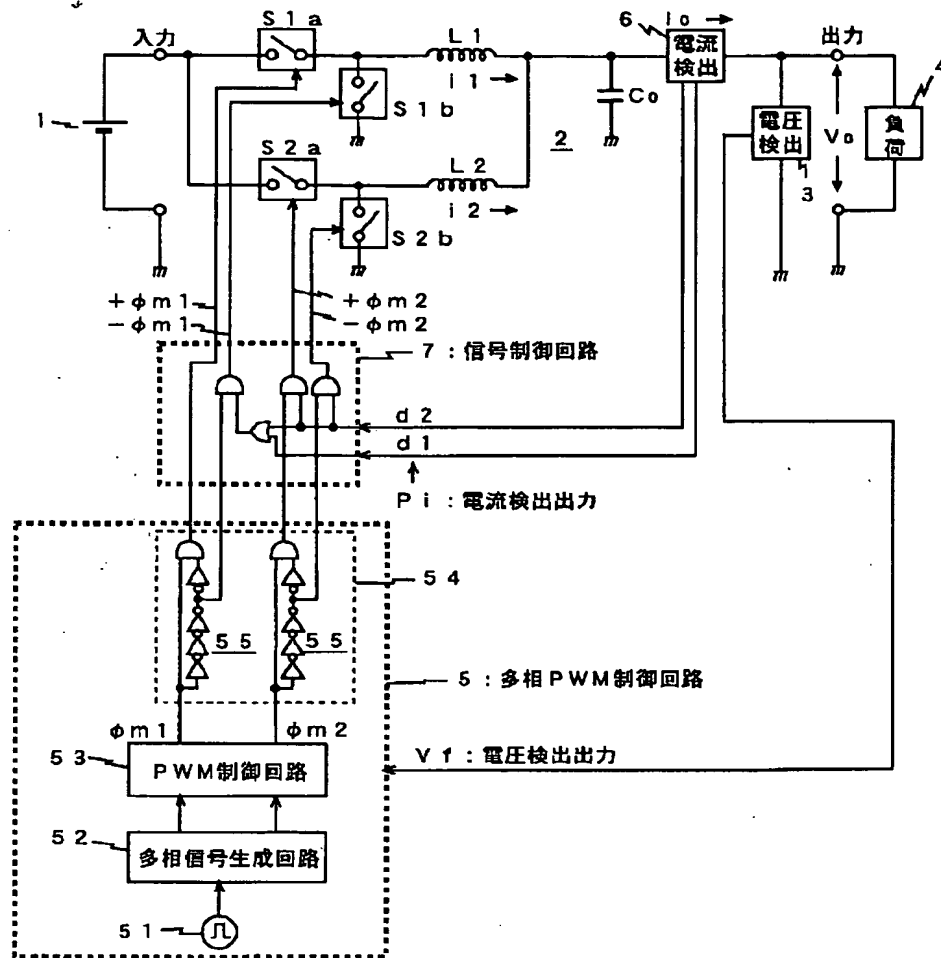
【図4】この発明によるDC-DCコンバータの出力電流に対する変換効率特性を示すグラフである。

【図5】この発明に先立って検討されたDC-DCコンバータの構成例を示す回路図である。

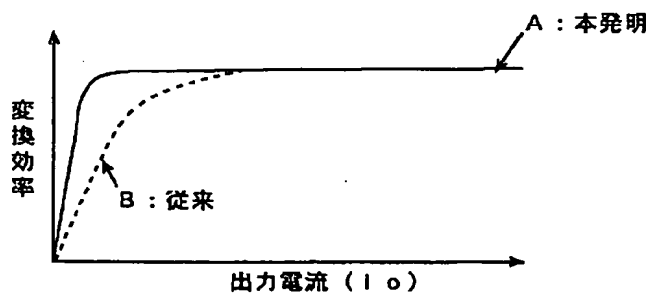
【符号の説明】

1 入力電源	2 平滑回路
3 電圧検出回路	4 負荷
5 多相PWM制御回路	51 基準周波数信号発生回路
52 多相信号生成回路	53 PWM制御回路
54 相補信号生成回路	55 タイミング調整用遅延回路
6 電流検出回路	7 信号制御回路
S1a、S2a スwitchング回路（オン／オフ通電路）	
S1b、S2b スwitchング回路（フライホイール回路）	
L1、L2 インダクタンス素子（チョークコイル）	
C _o 容量素子	
i1、i2 スwitchング回路ごとのオン／オフ電流	
V _o 出力電圧	
V _f 電圧検出出力	
I _o 出力電流	
P _i 電流検出出力（d1、d2）	
φ _{m1} 、φ _{m2} PWM信号（単相）	
+φ _{m1} 、+φ _{m2} PWM信号（正相）	
-φ _{m1} 、-φ _{m2} PWM信号（逆相）	
d オフセット期間	

【図1】



【図4】



【図2】

(A) 出力電流とスイッチング回路の動作組み合わせ例

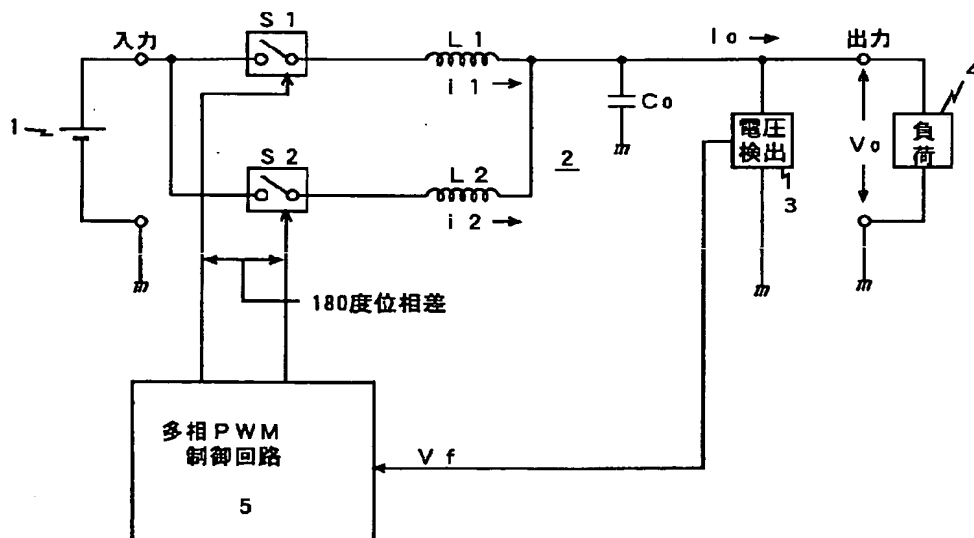
出力電流 I_o	スイッチング回路			
	S1a	S1b	S2a	S2b
大電流域	動作	動作	動作	動作
中電流域	動作	動作	常オフ	常オフ
小電流域	動作	常オフ	常オフ	常オフ

(図1に対応)

(B) 出力電流とスイッチング回路の動作組み合わせ例

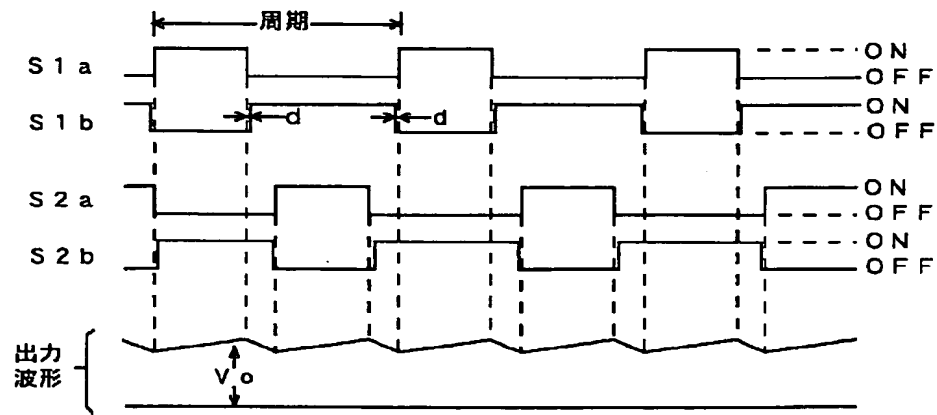
出力電流 I_o	スイッチング回路			
	S1a	S1b	S2a	S2b
大電流域	動作	動作	動作	動作
中電流域	動作	常オフ	動作	常オフ
小電流域	動作	動作	常オフ	常オフ
微電流域	動作	常オフ	常オフ	常オフ

【図5】



【圖3】

(A) 大電流出力（重負荷）時



(B) 小電流出力（輕負荷）時

